

DIG - Digitaltechnik

DIG - Digital Circuit Theory

General information	
Module Code	DIG
Unique Identifier	DigTech-01-BA-M
Module Leader(s)	Prof. Dr. Jetzek, Ulrich (ulrich.jetzek@haw-kiel.de)
Lecturer(s)	Dipl.-Ing. Dittmann-Wunderlich, Jens (jens.dittmann@haw-kiel.de) Dipl.-Ing. Hoffmüller, Jan (jan.hoffmueller@haw-kiel.de) Prof. Dr. Jetzek, Ulrich (ulrich.jetzek@haw-kiel.de) Dipl.Ing. Sieloff, Maike (maike.sieloff@haw-kiel.de)
Offered in Semester	Sommersemester 2026
Module duration	1 Semester
Occurrence frequency	Regular
Module occurrence	In der Regel im Sommersemester
Language	Deutsch
Recommended for international students	No
Can be attended with different study programme	No

Curricular relevance (according to examination regulations)	
Study Subject: B.Eng. - E - Elektrotechnik (PO 2017, V3) Module type: Pflichtmodul Semester: 3	
Study Subject: B.Eng. - E - Elektrotechnik (PO 2023, V4) Module type: Pflichtmodul Semester: 2	
Study Subject: B.Eng. - Me (PO 2024) - Mechatronik (PO 2024, V5) Module type: Pflichtmodul Semester: 4	
Study Subject: B.Eng. - Ming - Medieningenieur/-in (PO 2018, V1 + PO 2021, V2) Module type: Wahlmodul Semester: 4, 6	
Study Subject: B.Eng. - Wing - Wirtschaftsingenieurwesen - Elektrotechnik (PO 2025, V2) Module type: Wahlmodul Semester: 6	
Study Subject: B.Eng. - Wing - Wirtschaftsingenieurwesen - Elektrotechnik (PO 2025, V2) Study Specialization: Informationstechnik Module type: Verpfl. Wahlmodul, PVO §3 Semester: 2	
Study Subject: B.Eng. - Wing - Wirtschaftsingenieurwesen - Elektrotechnik (PO 2017, V1) Module type: Wahlmodul Semester: 6	
Study Subject: B.Eng. - Wing - Wirtschaftsingenieurwesen - Elektrotechnik (PO 2017, V1) Study Specialization: Kommunikationstechnik Module type: Verpfl. Wahlmodul, PVO §3 Semester: 3, 4, 5, 6	
Study Subject: B.Sc. - INF - Informatik (PO 2021,V1) Module type: Wahlmodul Semester: 4, 6	

Qualification outcome	
<i>Areas of Competence: Knowledge and Understanding; Use, application and generation of knowledge; Communication and cooperation; Scientific self-understanding / professionalism.</i>	
<p>Die Studierenden</p> <ul style="list-style-type: none"> - verstehen die Gesetze und Regeln der Boole'schen Algebra - verstehen, was es bedeutet eine logische Funktion zu minimieren - kennen den Aufbau und die Funktionsweise der grundlegenden digitaltechnischen Bauelemente, wie z.B. Multiplexer, Decoder, Volladdierer. - verstehen den Aufbau und die Funktionsweise von Speicherelementen wie Latches und Flipflops - verstehen den Aufbau von Zustandsautomaten und ebenso, was eine Folgezustandstabelle und ein Zustandsdiagramm sind, und wofür diese gebraucht werden. - verstehen die wichtigsten Zahlensysteme (Dual-, Oktal-, Dezimal- und Hexadezimalsystem), wie man zwischen Zahlensystemen konvertiert und auch, wie man grundlegende Operationen wie Addition und Multiplikation im Dualsystem ausführt. - verstehen das Konzept der Hardwarebeschreibungssprache VHDL 	
<p>Die Studierenden erwerben die Fähigkeit</p> <ol style="list-style-type: none"> 1. Schaltungen der Digitaltechnik in ihrem Logik- und Zeitverhalten zu analysieren. 2. digitaltechnische Schaltungen mit kombinatorischer und sequentieller Logik zu entwerfen 3. Zustandsautomaten als Moore- oder Mealy-Automaten zu entwerfen. 4. Schaltungen der Digitaltechnik in Form eines Schaltplans (schematic) zu entwerfen und auf einem FPGA zu implementieren. 5. Schaltungen der Digitaltechnik zu simulieren, aufzubauen, zu testen und zu dokumentieren. 	
Die Studierenden lernen in diesem Modul problembezogene Aufgabenstellungen in kleinen Teams zu diskutieren und gemeinsam Lösungen zu erarbeiten.	
Die Studierenden lernen, wie man systematisch und strukturiert definierte Vorgaben in eine digitaltechnische Schaltung umsetzt.	

Content information	
Content	<ol style="list-style-type: none"> 1. Logische Funktionen (Boole'sche Algebra, Mimierung logischer Funktionen, KV-Diagramme) 2. Datenpfadkomponenten (Multiplexer, Demultiplexer, Prioritätsencoder, Komparator, Halb- und Volladdierer, Ripple-Carry- und Carry-Look-Ahead-Addierer) 3. Latches und Flipflops - Aufbau, Funktionsweise und Anwendungen 4. Schieberegisterschaltungen 5. Entwurf synchroner Zustandsautomaten 6. Entwurf synchroner Zähler 7. Zahlensysteme, Konvertierung zwischen Zahlensystemen, 1-er und 2-er-Komplement, Subtraktion mittels 2-er-Komplement 8. Einführung in VHDL 9. Einführung in Codes 10. Technologien digitaler Bauelemente 11. Programmierbare Logik (PLD, FPGA)
Literature	<ol style="list-style-type: none"> 1. J. Reichardt: "Lehrbuch Digitaltechnik - Eine Einführung mit VHDL", Oldenbourg Verlag, 4. Auflage, 2016 2. Weitowitz / Urbanski: „Digitaltechnik“, Springer Verlag, 5.Auflage, 2007 3. Klaus Beuth: „Digitaltechnik“, Vogel, 13.Auflage, 2006 4. Klaus Fricke: „Digitaltechnik“, Vieweg Verlag, 5.Auflage, 2007 5. Tietze/Schenk: „Halbleiter-Schaltungstechnik“, Springer, 12. Auflage, 2002

Teaching formats of the courses	
Teaching format	SWS
Labor	1
Lehrvortrag	2
Übung	1

Workload	
Number of SWS	4 SWS
Credits	5,00 Credits
Contact hours	48 Hours
Self study	102 Hours

Module Examination	
Examination prerequisites according to exam regulations	None
DIG - Laborprüfung	Method of Examination: Laborprüfung Weighting: 0% wird angerechnet gem. § 11 Absatz 2 PVO: Yes Graded: No Remark: Labortestat. Die in SoSe 2024 bestehende Teilprüfung "Übung" wird bei nicht abgeschlossener Modulprüfung auf die neue Teilprüfung "Laborprüfung" angerechnet.
DIG - Klausur	Method of Examination: Klausur Duration: 120 Minutes Weighting: 100% wird angerechnet gem. § 11 Absatz 2 PVO: No Graded: Yes

Miscellaneous	
Recommended Prerequisites	Modul "Elektronik"
Miscellaneous	Alle Laborberichte müssen durch Testat anerkannt sein.